

PHY Changable Developer's Board

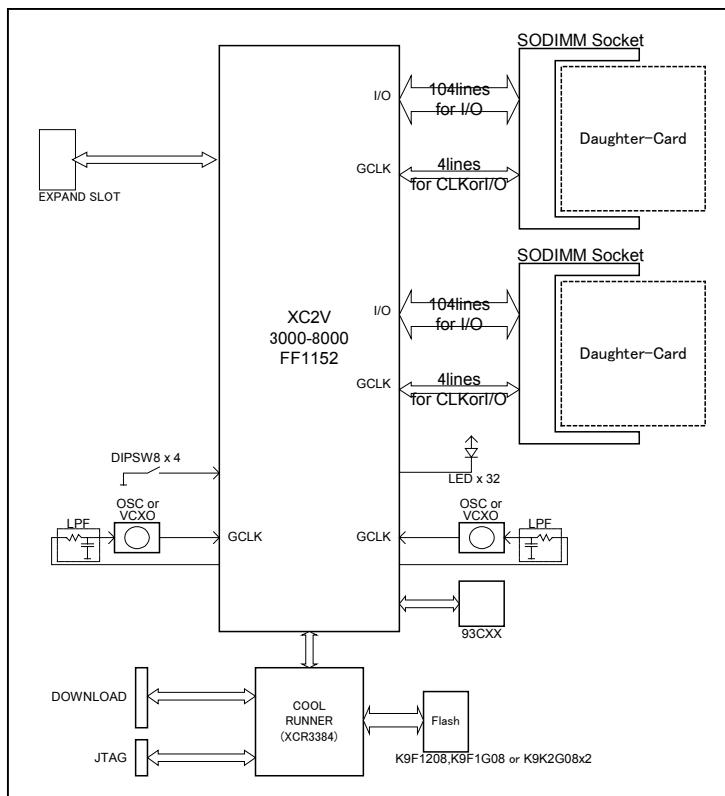
日立超 LSI システムズ社 Solution Engine ボード実装タイプ

IPMate-SHSOL-VX2-001/01(販売中)

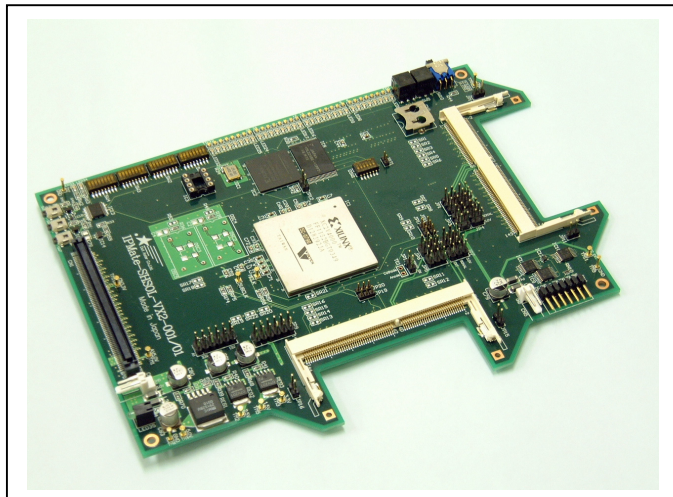
機能概要

- 日立超 LSI システムズ社 Solution Engine ボードの拡張スロットに実装可能。
- 複数のボードを積み重ねることにより、異なるペリフェラル論理を積み重ねて接続することが可能なため、SoC の事前確認に効果的。
(日立超 LSI システムズ社のドータボードとの共存も可能。)
- FPGA に XILINX 社 Virtex-II を採用。
 - ◇ XC2V3000 ~ 8000 シリーズの FF1152(7インチ ヴァ BGA)パッケージを搭載可能。
- Config 用 CPLD に XILINX 社 CoolRunner を採用。
 - ◇ XCR3384,33512 の FT256(7インチ ヴァ BGA)パッケージを使用。
- Config 用 ROM に汎用 FLASH メモリ採用し、最大 16 個の Config データを同時収容可能。
 - ◇ K9F1208(64Mbyte), K9F1G08(128Mbyte), K9K2G08(256Mbyte) シリーズを1個実装可能。(K9F1208をデフォルト実装)
 - ◇ Reference-Romとの動作比較や、開発中のRevision間の動作比較に威力。
 - ◇ Flash への Config は XILINX 社汎用のダウンロードケーブルを使用。
- SODIMM コネクタ採用により、Daughter-Card を最大 2 枚実装可能。
 - ◇ Daughter-Card を差し替えることにより、多彩なアプリケーションに対応可能。
- OSC(発信器)を 2 個搭載可能。
 - ◇ DIP14ピン、キセキ SMD 品(FXO-31F,37F,32F,34F,VC-FXO-35F)実装可能。
 - ◇ 5V/3.3V 電源選択可能。
 - ◇ VCXO 実装と、パターン上の Lowpass-Filter + FPGA 論理により PLL 構成可能。
- モニタ用 LED+モニタピン 32 個, 評価設定用 8bitDIP-SW 実装。
- バッテリバックアップ用電池搭載可能。
 - ◇ コンフィグデータのセキュリティに対応可能。

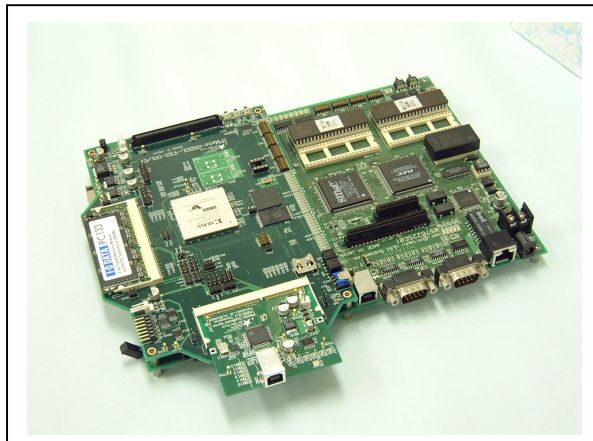
ブロック図



基板イメージ



Solution Engine への実装イメージ



記載内容については、変更される場合があります。ご発注の際にご確認下さい。

設計元：株式会社ドット・アスタ

〒224-0041 横浜市都筑区仲町台 1 - 3 - 7 ヤマヒョウ B 館 3 0 2

TEL:045-948-4477 FAX:045-948-4476 担当:大庭(オオバ)

HP : <http://www.dot-aster.com> E-mail : oba@dot-aster.com

(第2版：平成17年6月28日)