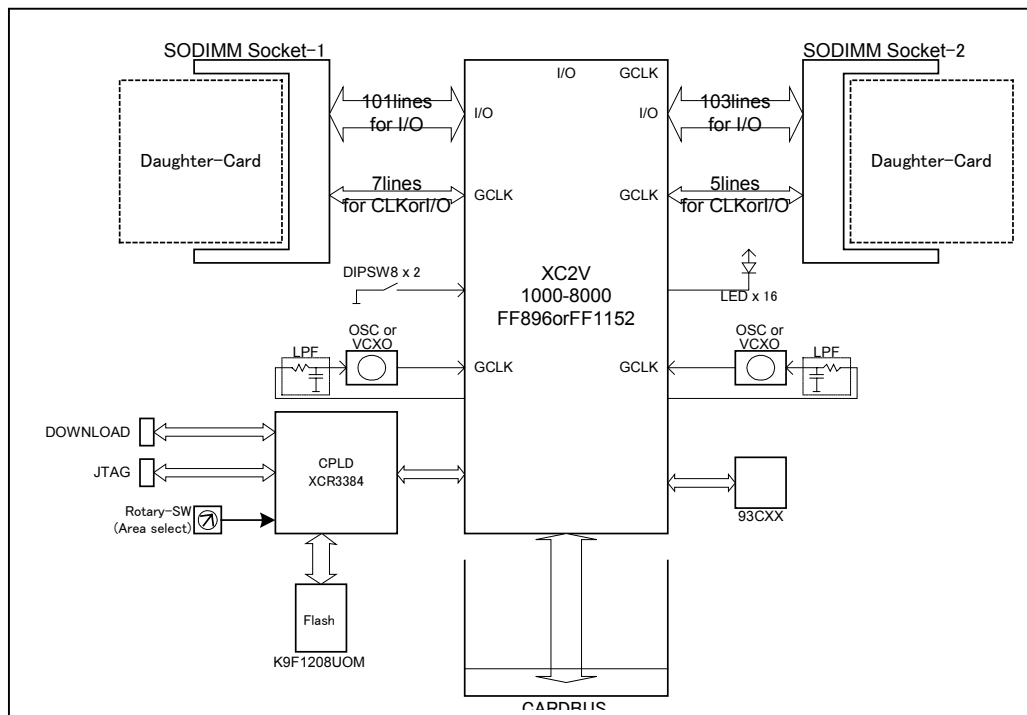


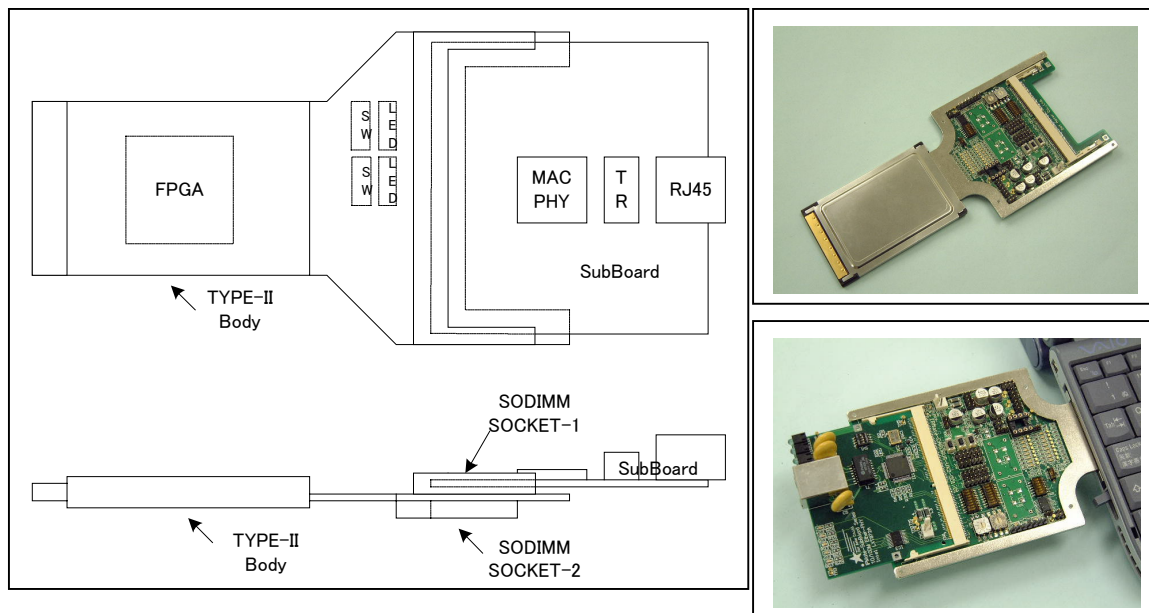
■ 機能概要

- Type-II ソケットに実装可能。
- FPGA に XILINX 社 Virtex-II を採用。
 - ◇ XC2V1000~8000 シリーズの FF896,FF1152(ファインピッチ BGA)パッケージを pinlayout コンパチで搭載可能。
- Config 用 CPLD に XILINX 社 CoolRunner を採用。
 - ◇ XCR3384,33512 の FT256(ファインピッチ BGA)パッケージを使用。
 - ◇ Config 用 CPLD と FPGA 間の Config データ信号パターンを IVH 処理により モニタ可能点無しで内層接続し、データセキュリティの確保。
- Config 用 ROM に汎用 FLASH メモリ採用し、複数の Config データを同時収容可能。
 - ◇ Reference-Rom との動作比較や、開発中の Revision 間の動作比較に威力。
 - ◇ K9F1208 (64Mbyte), K9F1G08 (128Mbyte), K9K2G08 (256Mbyte) シリーズを1個実装可能。
 - ◇ Flash への Config は XILINX 社汎用のダウンロードケーブルを使用するか、若しくは CardBus 経由(目標仕様)で行う。
- SODIMM コネクタ採用により、Daughter-Card を最大 2 枚実装可能。
 - ◇ Daughter-Card 差し替えにより、MAC-PHY の交換や、MAC110-IP に留まらず、広範囲なアプリケーションに対応可能。
- OSC を 2 個搭載可能。
 - ◇ DIP14ピン、キセキ SMD 品(FXO-31F,37F,32F,34F,VC-FXO-35F)実装可能。
 - ◇ 3.3V 電源 only。
 - ◇ VCXO 実装と、パターン上の Lowpass-Filter + FPGA 論理により PLL 構成可能。
- モニタ用 LED+モニタピン 16 個, 評価設定用 8bitDIP-SW2 個実装。
- 8pin シリアル ROM(93CXX シリーズ)ソケット実装可能。

ブロック図



基板イメージ



記載内容については、変更される場合があります。ご発注の際にご確認下さい。

設計元：株式会社ドット・アスタ

〒224-0041 横浜市都筑区仲町台1-3-7 ヤマヒョウB館302

TEL:045-948-4477 FAX:045-948-4476

HP：<http://www.dot-aster.com> E-mail：oba@dot-aster.com